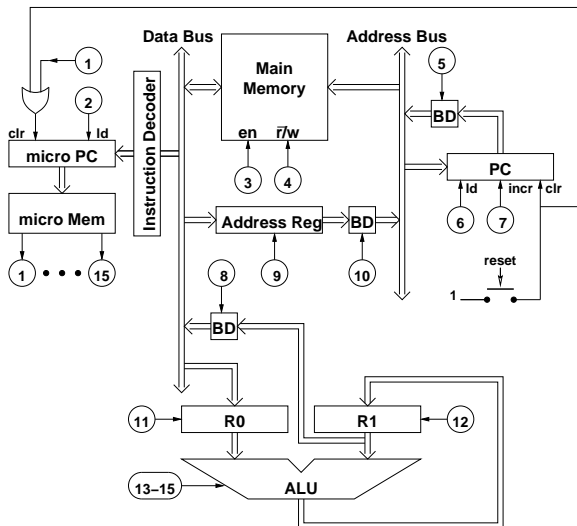


Éléments de base

- Compteur avec mise à zéro
- Registre compteur
- Registre compteur avec remise à zéro (micro PC)
- Registre compteur avec mise à zéro et incrémentation (PC)
- Micro-mémoire
- Décodeur d'instructions
- Unité Arithmétique et Logique (ALU)

Le premier ordinateur



La micro mémoire

- **Un circuit combinatoire avec 6 entrées et 15 sorties**
- Les sorties sont les MOPs (micro opérations)
- C'est comme une mémoire mais sans écriture (read-only memory, ROM)
- Le contenu de la micro mémoire détermine le comportement de l'ordinateur
- Notre travail sera donc de remplir la micro mémoire
- Ce contenu est appelé le micro programme

La micro mémoire

- Un circuit combinatoire avec 6 entrées et 15 sorties
- Les sorties sont les MOPs (micro opérations)
- C'est comme une mémoire mais sans écriture (read-only memory, ROM)
- Le contenu de la micro mémoire détermine le comportement de l'ordinateur
- Notre travail sera donc de remplir la micro mémoire
- Ce contenu est appelé le micro programme

La micro mémoire

- Un circuit combinatoire avec 6 entrées et 15 sorties
- Les sorties sont les MOPs (micro opérations)
- C'est comme une mémoire mais sans écriture (read-only memory, ROM)
- Le contenu de la micro mémoire détermine le comportement de l'ordinateur
- Notre travail sera donc de remplir la micro mémoire
- Ce contenu est appelé le micro programme

La micro mémoire

- Un circuit combinatoire avec 6 entrées et 15 sorties
- Les sorties sont les MOPs (micro opérations)
- C'est comme une mémoire mais sans écriture (read-only memory, ROM)
- Le contenu de la micro mémoire détermine le comportement de l'ordinateur
- Notre travail sera donc de remplir la micro mémoire
- Ce contenu est appelé le micro programme

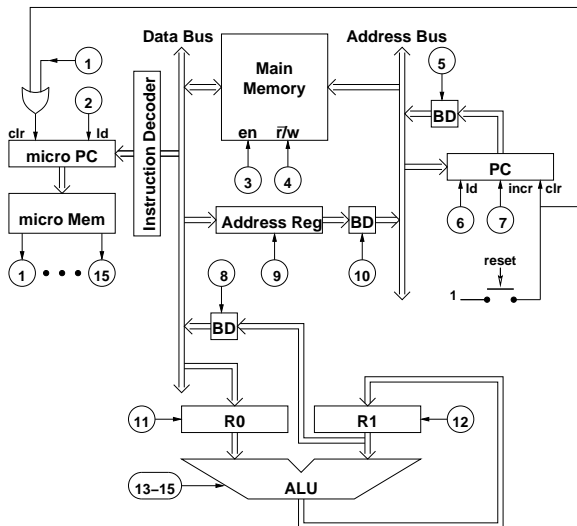
La micro mémoire

- Un circuit combinatoire avec 6 entrées et 15 sorties
- Les sorties sont les MOPs (micro opérations)
- C'est comme une mémoire mais sans écriture (read-only memory, ROM)
- Le contenu de la micro mémoire détermine le comportement de l'ordinateur
- Notre travail sera donc de remplir la micro mémoire
- Ce contenu est appelé le micro programme

La micro mémoire

- Un circuit combinatoire avec 6 entrées et 15 sorties
- Les sorties sont les MOPs (micro opérations)
- C'est comme une mémoire mais sans écriture (read-only memory, ROM)
- Le contenu de la micro mémoire détermine le comportement de l'ordinateur
- Notre travail sera donc de remplir la micro mémoire
- Ce contenu est appelé le micro programme

Le premier ordinateur



Le micro PC

- C'est le compteur ordinal (program counter) du micro programme
- C'est un circuit séquentiel avec 6 entrées et 6 sorties
- Le signal clr permet de remettre le contenu à 0
- Le signal ld permet de charger un contenu à partir du décodeur d'instructions
- Si clr et ld sont 0, alors micro PC est un compteur normal
- Le signal clr est prioritaire par rapport à ld

Le micro PC

- C'est le compteur ordinal (program counter) du micro programme
- C'est un circuit séquentiel avec 6 entrées et 6 sorties
- Le signal clr permet de remettre le contenu à 0
- Le signal ld permet de charger un contenu à partir du décodeur d'instructions
- Si clr et ld sont 0, alors micro PC est un compteur normal
- Le signal clr est prioritaire par rapport à ld

Le micro PC

- C'est le compteur ordinal (program counter) du micro programme
- C'est un circuit séquentiel avec 6 entrées et 6 sorties
- Le signal clr permet de remettre le contenu à 0
- Le signal ld permet de charger un contenu à partir du décodeur d'instructions
- Si clr et ld sont 0, alors micro PC est un compteur normal
- Le signal clr est prioritaire par rapport à ld

Le micro PC

- C'est le compteur ordinal (program counter) du micro programme
- C'est un circuit séquentiel avec 6 entrées et 6 sorties
- Le signal clr permet de remettre le contenu à 0
- Le signal ld permet de charger un contenu à partir du décodeur d'instructions
- Si clr et ld sont 0, alors micro PC est un compteur normal
- Le signal clr est prioritaire par rapport à ld

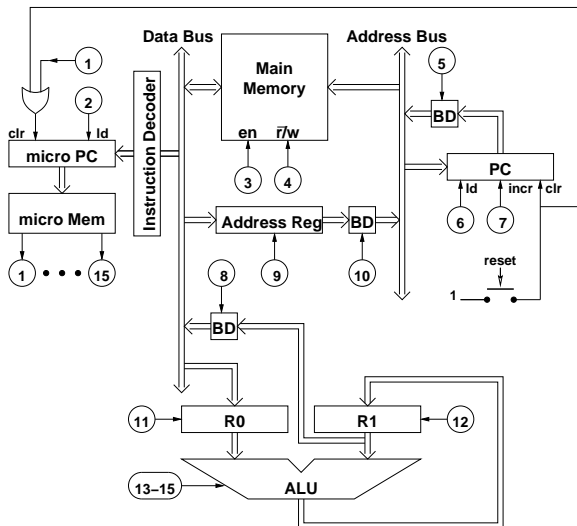
Le micro PC

- C'est le compteur ordinal (program counter) du micro programme
- C'est un circuit séquentiel avec 6 entrées et 6 sorties
- Le signal clr permet de remettre le contenu à 0
- Le signal ld permet de charger un contenu à partir du décodeur d'instructions
- Si clr et ld sont 0, alors micro PC est un compteur normal
- Le signal clr est prioritaire par rapport à ld

Le micro PC

- C'est le compteur ordinal (program counter) du micro programme
- C'est un circuit séquentiel avec 6 entrées et 6 sorties
- Le signal clr permet de remettre le contenu à 0
- Le signal ld permet de charger un contenu à partir du décodeur d'instructions
- Si clr et ld sont 0, alors micro PC est un compteur normal
- Le signal clr est prioritaire par rapport à ld

Le premier ordinateur



Le décodeur d'instructions

- C'est un circuit combinatoire avec 5 entrées et 6 sorties
- Il traduit un code d'instruction en adresse en micro mémoire du début du micro programme pour l'instruction
- C'est comme une mémoire à lecture uniquement (ROM)

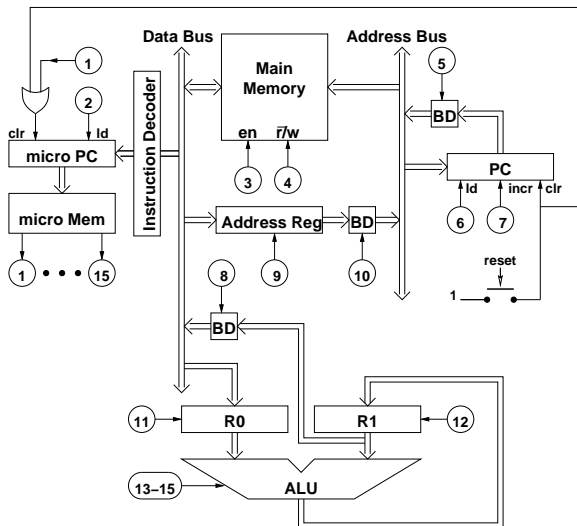
Le décodeur d'instructions

- C'est un circuit combinatoire avec 5 entrées et 6 sorties
- Il traduit un code d'instruction en adresse en micro mémoire du début du micro programme pour l'instruction
- C'est comme une mémoire à lecture uniquement (ROM)

Le décodeur d'instructions

- C'est un circuit combinatoire avec 5 entrées et 6 sorties
- Il traduit un code d'instruction en adresse en micro mémoire du début du micro programme pour l'instruction
- C'est comme une mémoire à lecture uniquement (ROM)

Le premier ordinateur



L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

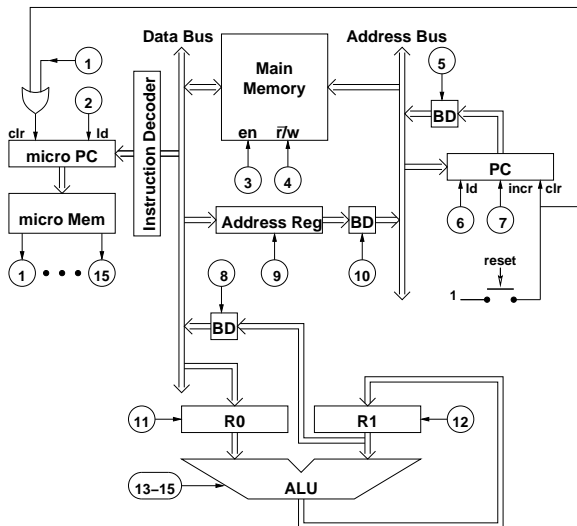
L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

L'unité arithmétique et logique (ALU)

- C'est un circuit combinatoire de 19 entrées et 8 (pour le moment) sorties
- Selon les MOPs 13-15, capable d'effectuer une opération arithmétique ou logique
- Les codes sont les suivants :
 - 000 sortie = première entrée
 - 001 sortie = somme des deux entrées
 - 010 sortie = le ET (bit à bit) des deux entrées
 - 011 sortie = le OU (bit à bit) des deux entrées
 - 100 sortie = deuxième entrée décalée une position à gauche
 - 101 sortie = deuxième entrée décalée une position à droite
 - 110 sortie = différence entre la deuxième et la première entrée
 - 111 sortie = la négation (bit à bit) de la deuxième entrée
- Une implémentation possible : un circuit par opération plus un multiplexeur

Le premier ordinateur



Les registres R0 et R1

- Circuits séquentiels chacun avec 9 entrées (8 + Id) et 8 sorties
- L'entrée de R0 vient du bus de données
- L'entrée de R0 vient du bus de données
- La sortie de R1 peut (via MOP 8 et un pilote de bus) sortir sur le bus de données
- Le pilote de bus (bus driver, BD) est un circuit à trois états

Les registres R0 et R1

- Circuits séquentiels chacun avec 9 entrées (8 + Id) et 8 sorties
- L'entrée de R0 vient du bus de données
- L'entrée de R0 vient du bus de données
- La sortie de R1 peut (via MOP 8 et un pilote de bus) sortir sur le bus de données
- Le pilote de bus (bus driver, BD) est un circuit à trois états

Les registres R0 et R1

- Circuits séquentiels chacun avec 9 entrées (8 + Id) et 8 sorties
- L'entrée de R0 vient du bus de données
- L'entrée de R1 vient du bus de données
- La sortie de R1 peut (via MOP 8 et un pilote de bus) sortir sur le bus de données
- Le pilote de bus (bus driver, BD) est un circuit à trois états

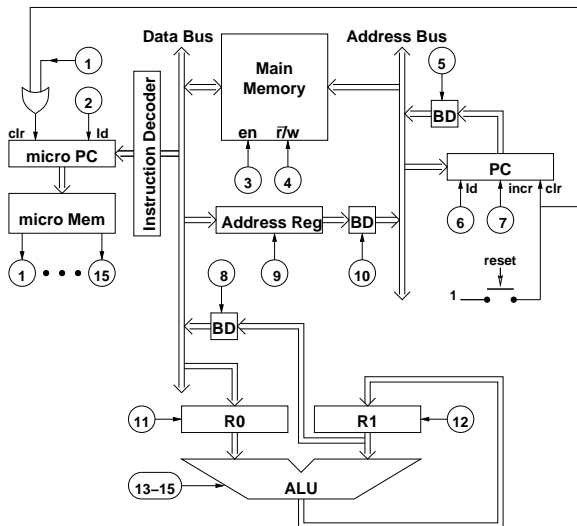
Les registres R0 et R1

- Circuits séquentiels chacun avec 9 entrées (8 + Id) et 8 sorties
- L'entrée de R0 vient du bus de données
- L'entrée de R1 vient du bus de données
- La sortie de R1 peut (via MOP 8 et un pilote de bus) sortir sur le bus de données
- Le pilote de bus (bus driver, BD) est un circuit à trois états

Les registres R0 et R1

- Circuits séquentiels chacun avec 9 entrées (8 + Id) et 8 sorties
- L'entrée de R0 vient du bus de données
- L'entrée de R1 vient du bus de données
- La sortie de R1 peut (via MOP 8 et un pilote de bus) sortir sur le bus de données
- Le pilote de bus (bus driver, BD) est un circuit à trois états

Le premier ordinateur



La mémoire principale

- Une mémoire avec 8 lignes de données et 8 lignes d'adresses
- Le signal enable est piloté par MOP 3 et read/write par MOP 4
- Si r/w vaut 0 alors lecture, si r/w vaut 1 alors écriture
- Si enable vaut 0, alors pas de connexion entre la mémoire et le bus de données

La mémoire principale

- Une mémoire avec 8 lignes de données et 8 lignes d'adresses
- Le signal enable est piloté par MOP 3 et read/write par MOP 4
- Si r/w vaut 0 alors lecture, si r/w vaut 1 alors écriture
- Si enable vaut 0, alors pas de connexion entre la mémoire et le bus de données

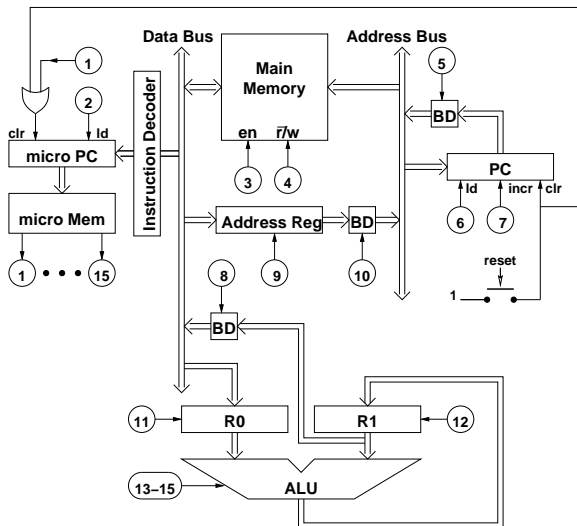
La mémoire principale

- Une mémoire avec 8 lignes de données et 8 lignes d'adresses
- Le signal enable est piloté par MOP 3 et read/write par MOP 4
- Si r/w vaut 0 alors lecture, si r/w vaut 1 alors écriture
- Si enable vaut 0, alors pas de connexion entre la mémoire et le bus de données

La mémoire principale

- Une mémoire avec 8 lignes de données et 8 lignes d'adresses
- Le signal enable est piloté par MOP 3 et read/write par MOP 4
- Si r/w vaut 0 alors lecture, si r/w vaut 1 alors écriture
- Si enable vaut 0, alors pas de connexion entre la mémoire et le bus de données

Le premier ordinateur



Le registre d'adresse

- **C'est un registre ordinaire**
- Le signal *Id* est piloté par la MOP 9
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus piloté par la MOP 10
- Ce registre permet la communication entre le bus de données et le bus d'adresses
- Ce sera donc possible d'utiliser des données stockées en mémoire pour adresser la mémoire

Le registre d'adresse

- C'est un registre ordinaire
- Le signal Id est piloté par la MOP 9
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus piloté par le MOP 10
- Ce registre permet la communication entre le bus de données et le bus d'adresses
- Ce sera donc possible d'utiliser des données stockées en mémoire pour adresser la mémoire

Le registre d'adresse

- C'est un registre ordinaire
- Le signal Id est piloté par la MOP 9
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus piloté par le MOP 10
- Ce registre permet la communication entre le bus de données et le bus d'adresses
- Ce sera donc possible d'utiliser des données stockées en mémoire pour adresser la mémoire

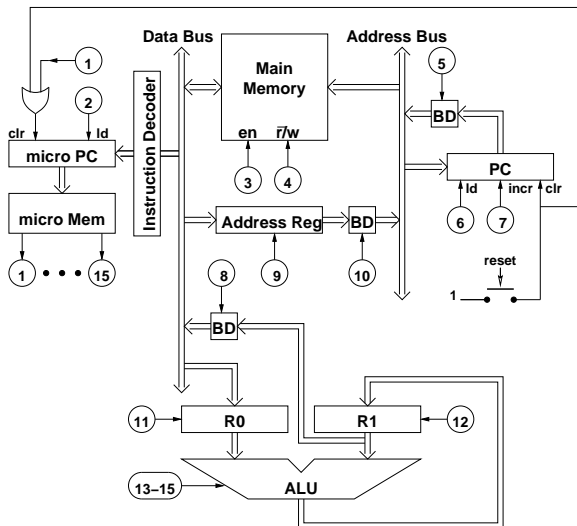
Le registre d'adresse

- C'est un registre ordinaire
- Le signal Id est piloté par la MOP 9
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus piloté par le MOP 10
- Ce registre permet la communication entre le bus de données et le bus d'adresses
- Ce sera donc possible d'utiliser des données stockées en mémoire pour adresser la mémoire

Le registre d'adresse

- C'est un registre ordinaire
- Le signal Id est piloté par la MOP 9
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus piloté par le MOP 10
- Ce registre permet la communication entre le bus de données et le bus d'adresses
- Ce sera donc possible d'utiliser des données stockées en mémoire pour adresser la mémoire

Le premier ordinateur



Le compteur ordinal

- C'est un circuit séquentiel (un peu compliqué) avec 11 entrées et 8 sorties
- Si clr vaut 1 alors le contenu sera toujours 0 après le front d'horloge
- Sinon ($clr = 0$) si ld vaut 1 alors le contenu sera la valeur du bus d'adresses'
- Sinon ($clr = 0$, $ld = 0$) si $incr$ vaut 1 alors le contenu sera incrémenté
- Sinon ($clr = 0$, $ld = 0$, $incr = 0$) le contenu ne change pas
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus et MOP 5

Le compteur ordinal

- C'est un circuit séquentiel (un peu compliqué) avec 11 entrées et 8 sorties
- Si clr vaut 1 alors le contenu sera toujours 0 après le front d'horloge
- Sinon ($clr = 0$) si ld vaut 1 alors le contenu sera la valeur du bus d'adresses'
- Sinon ($clr = 0, ld = 0$) si $incr$ vaut 1 alors le contenu sera incrémenté
- Sinon ($clr = 0, ld = 0, incr = 0$) le contenu ne change pas
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus et MOP 5

Le compteur ordinal

- C'est un circuit séquentiel (un peu compliqué) avec 11 entrées et 8 sorties
- Si clr vaut 1 alors le contenu sera toujours 0 après le front d'horloge
- Sinon ($clr = 0$) si ld vaut 1 alors le contenu sera la valeur du bus d'adresses'
- Sinon ($clr = 0, ld = 0$) si $incr$ vaut 1 alors le contenu sera incrémenté
- Sinon ($clr = 0, ld = 0, incr = 0$) le contenu ne change pas
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus et MOP 5

Le compteur ordinal

- C'est un circuit séquentiel (un peu compliqué) avec 11 entrées et 8 sorties
- Si clr vaut 1 alors le contenu sera toujours 0 après le front d'horloge
- Sinon ($clr = 0$) si ld vaut 1 alors le contenu sera la valeur du bus d'adresses'
- Sinon ($clr = 0, ld = 0$) si $incr$ vaut 1 alors le contenu sera incrémenté
- Sinon ($clr = 0, ld = 0, incr = 0$) le contenu ne change pas
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus et MOP 5

Le compteur ordinal

- C'est un circuit séquentiel (un peu compliqué) avec 11 entrées et 8 sorties
- Si clr vaut 1 alors le contenu sera toujours 0 après le front d'horloge
- Sinon ($clr = 0$) si ld vaut 1 alors le contenu sera la valeur du bus d'adresses'
- Sinon ($clr = 0$, $ld = 0$) si $incr$ vaut 1 alors le contenu sera incrémenté
- Sinon ($clr = 0$, $ld = 0$, $incr = 0$) le contenu ne change pas
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus et MOP 5

Le compteur ordinal

- C'est un circuit séquentiel (un peu compliqué) avec 11 entrées et 8 sorties
- Si clr vaut 1 alors le contenu sera toujours 0 après le front d'horloge
- Sinon ($clr = 0$) si ld vaut 1 alors le contenu sera la valeur du bus d'adresses'
- Sinon ($clr = 0, ld = 0$) si $incr$ vaut 1 alors le contenu sera incrémenté
- Sinon ($clr = 0, ld = 0, incr = 0$) le contenu ne change pas
- Le contenu peut sortir sur le bus d'adresses via un pilote de bus et MOP 5

Contenu de la micro mémoire et du décodeur d'instructions

micro mémoire

000000:	0 1 1 0 1 0 1 0 0 0 0 0 0 0 0
000001:	1 0 0 0 0 0 0 0 0 0 0 0 0 0 0
000010:	1 0 1 0 1 0 1 0 0 0 1 0 0 0 0
000011:	0 0 1 0 1 0 1 0 1 0 0 0 0 0 0
000100:	1 0 1 0 0 0 0 0 0 1 1 0 0 0 0
000101:	0 0 1 0 1 0 1 0 1 0 0 0 0 0 0
000110:	0 0 0 0 0 0 0 1 0 1 0 0 0 0 0
000111:	0 0 0 1 0 0 0 1 0 1 0 0 0 0 0
001000:	0 0 1 1 0 0 0 1 0 1 0 0 0 0 0
001001:	0 0 0 1 0 0 0 0 1 0 1 0 0 0 0
001010:	1 0 0 0 0 0 0 1 0 1 0 0 0 0 0
001011:	1 0 0 0 0 0 0 0 0 0 0 1 0 0 0
001100:	1 0 0 0 0 0 0 0 0 0 0 1 0 0 1
001101:	1 0 0 0 0 0 0 0 0 0 0 1 0 1 0
001110:	1 0 0 0 0 0 0 0 0 0 0 1 0 1 1
001111:	1 0 0 0 0 0 0 0 0 0 0 1 1 0 0
010000:	1 0 0 0 0 0 0 0 0 0 0 1 1 0 1
010001:	1 0 0 0 0 0 0 0 0 0 0 1 1 1 0
010010:	1 0 0 0 0 0 0 0 0 0 0 1 1 1 1
010011:	0 0 1 0 1 0 1 0 1 0 0 0 0 0 0
010100:	1 0 0 0 0 1 0 0 0 1 0 0 0 0 0
010101:	
...	

décodeur d'instructions

00000:	000001	NOP
00001:	000010	LDIMM
00010:	000011	LD
00011:	000101	ST
00100:	001011	COPY
00101:	001100	SHL
00110:	001101	SHR
00111:	001110	ADD
01000:	001111	SUB
01001:	010000	AND
01010:	010001	OR
01011:	010010	NOT
01100:	010011	JAL
01101:		
01110:		
01111:		
10000:		
10001:		
10010:		
10011:		
10100:		
10101:		
...		

Le premier ordinateur

